

## ⑫ 公開特許公報(A) 平3-118629

⑮ Int. Cl.<sup>9</sup>G 06 F 3/06  
13/00

識別記号

3 0 5 F  
3 0 1 L

庁内整理番号

6711-5B  
7629-5B

⑬ 公開 平成3年(1991)5月21日

審査請求 未請求 請求項の数 2 (全5頁)

⑭ 発明の名称 データ転送装置

⑯ 特 願 平1-255223

⑰ 出 願 平1(1989)10月2日

⑱ 発 明 者 渡 邊 浩 喜 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場  
内

⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 代 理 人 弁理士 小川 勝男 外1名

## 明 細 書

## 1. 発明の名称

データ転送装置

## 2. 特許請求の範囲

1. メモリから読み出されたデータ部とそれに付加されたECC部とをホストシステムにデータ転送する機能と少なくとも1セクタ分のデータ部及びECC部分の記憶容量を持つバッファRAMとを有し、読み出し誤り検出をしたとき誤りの存在するセクタのデータ部とECC部とをバッファRAMに保存し、ホストシステムに転送しないようにしたことを特徴とするデータ転送装置。

2. 上記データ転送装置は、上記読み出し誤り検出をしたとき、内蔵する自動訂正機能により誤り訂正が可能である場合には訂正したデータ部及びECC部をホストシステムに転送するものであることを特徴とする特許請求の範囲第1項記載のデータ転送装置。

## 3. 発明の詳細な説明

## 〔産業上の利用分野〕

この発明は、データ転送装置に関し、例えばハードディスクメモリ制御装置に利用して有効な技術に関するものである。

## 〔従来の技術〕

例えば、ハードディスクメモリは、共通のスピンドルに複数枚のディスクが取り付けられる。各ディスクの両面にそれぞれヘッドが取り付けられる。これらのヘッドは、ディスク面の半径方向に移動する。これにより、各ディスク面には同心円状の複数のトラック(記録面)が構成される。各トラックは数十個のセクタから構成される。

ディスクを回転させるスピンドルにはセンサーが設けられ、その出力によりトラックの開始場所が知らされる。この信号は、インデックス信号と呼ばれ、その直後からセクタが順序正しく配列される。各セクタはID(Identifier)部とデータ部の対で構成される。ID部とデータ部には、それぞれ読み出し誤りを検出及び訂正するためのECC(Error Correction Code)部が付加される。

このうち、ID部はシリンダの物理的番地を示すシリンダアドレス、ヘッドの物理的番地を示すヘッドアドレス、及びトラックにおけるセクタの論理的番地を示すセクタアドレスからなるアドレス情報により構成される。

〔発明が解決しようとする課題〕

上記のハードディスクメモリ制御装置においては、ホストシステムとディスクメモリ制御装置とを接続するバスにおける伝送誤りについて配慮がされておらず、例えばディスクメモリ制御装置がディスクから正常にデータを読み出した場合においても、上記バスの伝送誤りの発生により誤ったデータをホストシステムが受け取る場合がある。すなわち、ホストシステムは、上記バスの伝送誤りを検出できないという問題がある。

また、データ部とそれに続くECC部とを送受信する命令を備えた上記フロッピーディスクメモリ制御装置においても、例えばディスク読み出し誤りを検出した場合、誤りの存在するセクタのデータ部とECC部とをホストシステムに転送する。

びECC部を転送しないからホストシステムの負担を軽減しつつ、バスの伝送誤りをホストシステムが検出できる。

〔実施例〕

第1図には、この発明が適用されたハードディスク制御装置（以下、単にHDCという場合がある。）の一実施例のブロック図が示されている。同図において一点鎖線より囲まれた各回路ブロックは、公知の半導体集積回路の製造技術によって、特に制限されないが、単結晶シリコンのような1個の半導体基板上において形成される。

プロセッシングユニットPUは、クロック信号CLK及びリセット信号RST及び後述するようなECC復号回路からの信号ERR、CORを受けて、内部回路の動作に必要な図示しない各種制御信号及びタイミング信号を形成する。

マルチプレクサMPXは、ホストシステムHOST側の後述するような周辺バス（I/Oバス）に結合され、書き込み／読み出しデータの授受、及びホストシステムHOSTから供給されるコマ

したがって、ホストシステムにおける読み取りセクタ数監理等の負担が重くなるという問題が生じる。

この発明の目的は、ホストシステム側の負担を軽減しつつ、バスの伝送誤りを検出可能にしたデータ転送装置を提供することにある。

この発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

〔課題を解決するための手段〕

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記の通りである。すなわち、1セクタ分の記憶容量を持つバッファRAMを設け、メモリから読み出されたデータ部とそれに付加されたECC部とをホストシステムにデータ転送するとき、誤りの存在するセクタのデータ部とECC部とバッファRAMに保存してホストシステムに転送しないようにする。

〔作用〕

上記した手段によれば、誤りのあるデータ部及

ンドを受け取る。

マルチプレクサMPXを介して授受されるデータは、データバッファメモリDBMに格納される。特に制限されないが、上記データバッファメモリDBMは、2面バッファメモリを持ち、高速なデータ授受を行うようにされる。このため、データバッファメモリDBMの入出力部には、2面のバッファメモリを交互に切り換えるためのマルチプレクサ回路が設けられる。

マルチプレクサMPXを介して供給されるコマンドは、レジスタ部REGに供給される。このレジスタ部REGは、コマンドレジスタ、HDCの状態を示すステータスレジスタ等を持つ。

制御回路CONTは、ホストシステムHOST側から供給される書き込み／読み出し制御信号や、割り込み信号等を受けて、上記マルチプレクサMPXの切り換え動作等を制御する。

フォーマット制御回路FCは、ハードディスクドライバHDDに対する書き込み／読み出しデータ、内部同期信号等を生成するものであり、以下

に説明するパラレル／シリアル変換回路P/S、ECC符号回路ECOD及びECC復号回路ED ECを含む。上記パラレル／シリアル変換回路P/Sは、内部バスBUSとの間でバイト単位にパラレルにデータを授受し、図示しないハードディスクドライバHDDとの間でビット単位でシリアルにデータ授受する。

ECC復号回路ED ECは、ハードディスクドライバHDDからの読み出しデータを受けて誤り検出訂正（復号化）する。また、ホストシステムHOSTから受け取ったデータ部とそれに付加されたECC部とをハードディスクドライバHDDに書き込む命令においては、ホストシステムHOSTから受け取ったデータを復号化する。

ECC符号回路ECODは、ホストシステムからデータ部のみを受け取りハードディスクドライバHDDに書き込む命令において、ECC部を生成（符号化）する。ここで、ECC符号回路ECODは、本発明が適用された命令のみをサポートするハードディスク制御装置においては不用とな

る。上記ECCは、CRC (Cyclic Redundancy Code) を用いるものであってもよい。すなわち、この実施例におけるECCは、誤り検出符号と誤り訂正を総称した意味で用いている。読み出し誤りを検出したときには、誤り検出信号ERRが、誤り訂正が正常終了したときにはCOR信号が上記プロセッシングユニットPUに伝えられる。

ディスクインターフェイスDICは、ドライブ選択信号、ヘッド選択信号等を生成するものである。

上記プロセッシングユニットPU、データバッファメモリDBM、レジスタ部REG、フォーマット制御回路FC及びディスクインターフェイスDICは、内部バスBUSを介して相互に接続される。

第2図には、上記HDCを装備したマイクロコンピュータシステムの一実施例のブロック図が示されている。

ホストシステムHOSTは、マイクロプロセッサMPU、メインメモリMEM、直接メモリアク

セスコントローラDMAC、及びホストアダプタHADPから構成される。ホストアダプタHADPは、上記同様なECC符号回路ECOD、ECC復号回路ED EC及びI/Oバス変換回路ICONから構成される。I/Oバス変換回路ICONは、システムバスと周辺バス（I/Oバス）との物理的変換を行う。ホストシステムHOSTとハードディスク制御装置HDCとは、周辺バス（I/Oバス）により接続される。

次に、データ部とECC部をホストシステムHOSTに転送する命令を受け取ったときのハードディスク制御装置HDCの動作を説明する。

ハードディスクドライバHDDを通して読み出されたシリアルデータは、直接にECC復号回路ED ECにより復号されると同時に、パラレル／シリアル変換回路P/Sによりパラレルデータに変換された後、内部バスBUSを通してデータバッファメモリDBMに格納される。

読み出されたデータにECCエラーがないときには、データバッファメモリDBMに格納された

データ部とそれに対応したECC部がホストシステムHOSTに転送される。

読み出されたデータにECCエラーが検出されたときは、自動訂正モードであるかによって2通りの処理が行われる。自動訂正モードでない場合には、読み出されたデータをホストシステムHOSTに転送せずに異常終了とする。自動訂正モードの場合は、自動訂正を行い、訂正可能であれば訂正後のデータをホストシステムHOSTに転送し、訂正が不可能なときには読み出されたデータをホストシステムHOSTに転送せずに異常終了にする。

次に、ホストシステムHOSTから受け取るデータ部とECC部とをハードディスクドライバHDDに書き込む命令を受け取ったときのハードディスク制御装置HDCの動作を説明する。

ホストシステムHOSTから受け取ったデータは、データバッファメモリDBMに格納されると同時に内部バスを通してパラレル／シリアル変換回路P/Sに転送される。シリアルデータに変換

された後、ECC復号回路EDECによりECCエラーがないか否かが確認される。ECCエラーがない場合、データバッファメモリDBMに格納されたデータがハードディスクドライバHDDに書き込まれる。ECCエラーが検出された場合、言い換えるならば、ホストシステムHOSTとハードディスク制御装置HDCとの間を接続する周辺バス（I/Oバス）においてエラーが発生した場合には、自動訂正モードであるか否かにより次の2通りの処理に分かれる。自動訂正モードでない場合には、受け取ったデータをハードディスクドライバHDDに書き込まずに異常終了にする。自動訂正モードの場合には、自動訂正を行い、訂正可能であれば訂正後のデータをハードディスクドライバHDDに書き込み、訂正が不可能であればデータをハードディスクドライバHDDに書き込まずに異常終了にする。

このことは、ホストシステムHOST側においても同様である。すなわち、上記のI/Oバスにおいてエラーが発生したときには、ホストアダプ

タHADPに含まれるECC復号回路EDECにより、データの誤り検出と、上記のような自動訂正モードに応じた自動訂正が行われる。

上記の実施例から得られる作用効果は、下記の通りである。すなわち、

(1) 少なくとも1セクタ分の記憶容量を持つバッファRAMを設け、メモリから読み出されたデータ部とそれに付加されたECC部とをホストシステムにデータ転送するとき、誤りの存在するセクタのデータ部とECC部とバッファRAMに保存してホストシステムに転送しないようにすることにより、誤りのあるデータ部及びECC部を転送しないからホストシステムの負担を軽減しつつ、バスの伝送誤りをホストシステム側のECC復号回路により検出できるという効果が得られる。

(2) 自動訂正機能を持つ場合、自動訂正の結果に応じて訂正可能の場合にデータ書き込み等を行い、訂正不可の場合には異常終了とすることによってデータ転送効率を高くできるという効果が得られる。

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本願発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、ハードディスクメモリの他、フロッピーディスクメモリ等にも同様に適用できる。また、メモリは上記のようなディスクメモリの他、磁気テープを利用したもの、あるいは半導体RAMやROM等であってもよい。すなわち、これらのメモリのデータを周辺バスを通してホストにデータ転送するデータ転送装置においても上記同様に適用できるものである。

この発明は、メモリに記憶されたデータを転送するデータ転送装置に広く利用できる。

#### 〔発明の効果〕

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。すなわち、少なくとも1セクタ分の記憶容量を持つバッファRAMを設け、メモリから読み出されたデータ部とそれに付加された

ECC部とをホストシステムにデータ転送するとき、誤りの存在するセクタのデータ部とECC部とバッファRAMに保存してホストシステムに転送しないようにする。この構成では、誤りのあるデータ部及びECC部を転送しないからホストシステムの負担を軽減しつつ、バスの伝送誤りをホストシステム側のECC復号回路により検出できる。

#### 4. 図面の簡単な説明

第1図は、この発明が適用されたハードディスク制御装置の一実施例を示すブロック図、

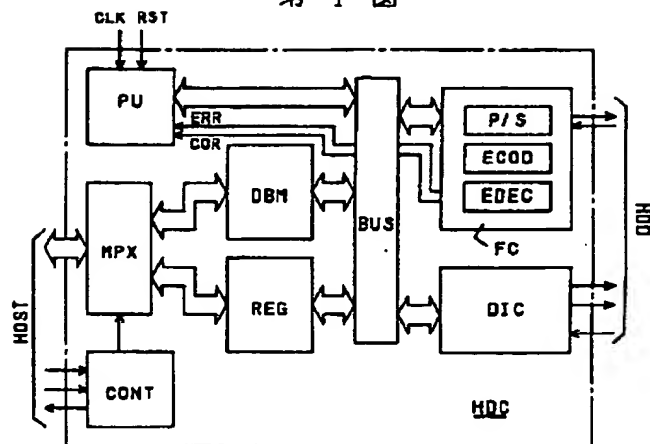
第2図は、上記ハードディスク制御装置が装備されたマイクロコンピュータシステムの一実施例を示すブロック図である。

HDC・・・ハードディスク制御装置、PU・・・プロセッシングユニット、MPX・・・マルチプレクサ、DBM・・・データバッファメモリ、REG・・・レジスタ部、CONT・・・制御回路、BUS・・・内部バス、DIC・・・ディスクインターフェイス、FC・・・フォーマット制御回路、P/S・・・

パラレル/シリアル変換回路、ECOD・・・ECC  
 符号回路、EDEC・・・ECC復号回路、HOS  
 T・・・ホストシステム、HDD・・・ハードディ  
 スクドライブ、MPU・・・マイクロプロセッサ、  
 MEM・・・メインメモリ、DMAC・・・直接メモ  
 リアクセスコントローラ、HADP・・・ホストア  
 グラフ、ICON・・・I/Oバス変換回路。

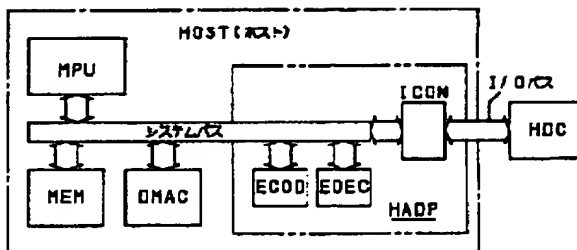
代理人弁理士 小川 勝男

第 1 図



PU: プロセッサユニット  
 MPX: マルチプレクサ  
 DBM: データバッファメモリ  
 REG: レジスタ群  
 CONT: 制御回路  
 BUS: バス  
 D/C: データインターフェイス  
 FC: フォーマット制御回路  
 ECOD: ECC符号回路  
 EDEC: ECC復号回路  
 HOST: ホスト  
 HDD: ハードディスクドライブ  
 HDC: ハードディスクコントローラ

第 2 図



MPU: マイクロプロセッサ  
 MEM: メインメモリ  
 DMAC: 直接メモリアクセスコントローラ  
 HADP: ホストアグラフ  
 ECOD: ECC符号回路  
 EDEC: ECC復号回路  
 ICON: I/Oバス変換回路  
 HDC: ハードディスクコントローラ